

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Patent Abstracts of Japan

PUBLICATION NUMBER : 63038279

PUBLICATION DATE : 18-02-88

APPLICATION DATE : 04-08-86

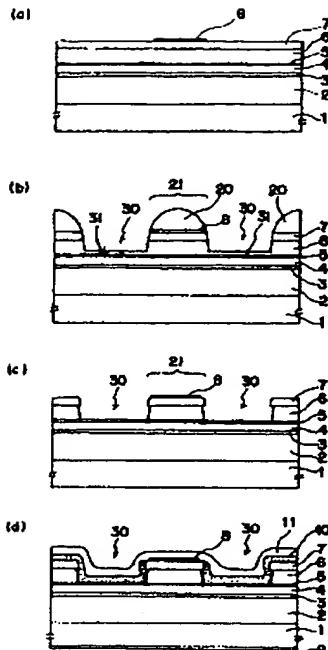
APPLICATION NUMBER : 61183796

APPLICANT : SHARP CORP;

INVENTOR : MATSUI KANEKI;

INT.CL. : H01S 3/18 H01L 21/306

TITLE : MANUFACTURE OF SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To form the height and the depth, the width of a mesa and a groove as designed with good reproducibility and uniformity by using an etching stopping layer which has slow reaction velocity for an etchant.

CONSTITUTION: A gold-zinc electrode 8 is formed by utilizing a lifting-off method using a photoresist on a grown wafer, and resists 20 are formed by exposing with masks at both sides of a striped electrode 8. With the resist as a mask a striped groove 30 is etched by RIBE. At this time, the surface 31 (bottom of the groove) to be etched is stopped on the way of P-type Al_xGa_{1-x}As second clad layer 6 or the upper surface of a P-type Al_xGa_{1-x}As etching stopping layer 5. Then, a wafer is dipped in a wet etchant to etch the layer 6 exposed with the groove 30~0.2μm. An Si₃N₄ film 10 having 0.3μm thick is bonded to the wafer surface by a plasma chemical analyzing method, and a contact hole is formed only on the upper surface of a mesa stripe 21.

COPYRIGHT: (C)1988,JPO&Japio

⑫ 公開特許公報 (A)

昭63-38279

⑬ Int.Cl.

H 01 S 3/18
H 01 L 21/306

識別記号

府内整理番号

⑭ 公開 昭和63年(1988)2月18日

7377-5F
8223-5F

審査請求 未請求 発明の数 1 (全 5 頁)

⑮ 発明の名称 半導体装置の製造方法

⑯ 特願 昭61-183796

⑰ 出願 昭61(1986)8月4日

⑱ 発明者 種谷 元 隆 大阪府大阪市阿倍野区長池町22番22号 シヤープ株式会社
内

⑲ 発明者 松本 晃 広 大阪府大阪市阿倍野区長池町22番22号 シヤープ株式会社
内

⑳ 発明者 松井 完 益 大阪府大阪市阿倍野区長池町22番22号 シヤープ株式会社
内

㉑ 出願人 シヤープ株式会社 大阪府大阪市阿倍野区長池町22番22号

㉒ 代理人 弁理士 青山 蔡 外2名

明細書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

(1) 半導体基板上に活性層となる第1層と、その第1層の両側に位置して第1層より禁制帯幅が大きく、屈折率が小さい互いに導電型の異なる基板側の第2層およびその逆側の層厚が $0.1\mu\text{m}$ から $0.35\mu\text{m}$ の範囲にある第3層と、上記第3層上に位置して第3層と同一導電型で第1層より屈折率の小さく、禁制帯幅の大きい層厚が $0.1\mu\text{m}$ 以下の第4層と、上記第4層上に位置して第3層と同一導電型で第1層より禁制帯幅が大きく屈折率が小さく、かつ第4層より適当なエッチング液に対するエッチング速度が極度に大きい第5層とを夫々含む各半導体層を平坦に成長させる工程と。

その後、乾式のエッチング法を用いて上記第5層の途中までエッチングすることにより、少なくとも1本のストライプ状のメサまたは溝を形成す

る工程と。

その後、上記第4層には反応速度が遅く、第5層には反応速度が速い適当な湿式のエッチング液で第4層表面が現れるまでエッチングする工程とを有することを特徴とする半導体装置の製造方法。

3. 発明の詳細な説明

<産業上の利用分野>

本発明は半導体装置の製造方法に関し、特に、屈折率波型半導体レーザアレイ等の高い歩留りや良好な再現性及び良好な素子特性を実現する製造方法に関する。

<従来の技術>

現在、電流ストライプ構造を有する半導体レーザの製造工程の1つとして溝やメサを形成する工程は非常に重要なものの1つである。この工程は主に導波路形成や電流注入領域の抉面積化(ストライプ化)などに用いられており、素子特性の大部を左右しているといつても過言ではない。そのため溝(メサ)の幅及び深さ(高さ)を設計通りに作製することが必要である。しかし、湿式エッチ

ング法を用いた場合には、アンダー・カットや面内組成変動などの原因による不均一エッチングのため、幅、深さとも正確に制御することは困難である。また乾式エッチング(例えば、リアクティブ・イオン・ビーム・エッチング(RIBE)など)を用いた場合には、アンダー・カットは少なくなるため幅の制御は容易となるが、深さの制御に関しては再現性及び均一性に問題が残されている上、エッチング表面に損傷が残ることや、塩素などの基板への吸着など新たな問題も発生していく。また湿式エッチングの改善された方法として、素子内にエッチングの進行を停止するエッチング停止層なる薄層をあらかじめ成長させておくことにより、自動的に溝の深さ(メサの高さ)が決定される方法も考えられてきた。しかし、この場合にも溝幅の制御の面では改善されておらず、アンダー・カットはまぬがれ得ず、また、結晶の特定の面が露出しやすい性質があることも問題となる。

第2図(a)に湿式エッチングを用いた場合のメサ断面を、(b)には乾式エッチングを用いた場合

のメサ断面を、(c)にエッチング停止層をウェハに適用して湿式エッチング法を採用した場合のメサ断面を、そして(d)には実際に得たいメサの形状を示している。それぞれの図の左右はウェハの一異なる場所での形状を示した。

〈発明の目的〉

本発明は、半導体装置の作製工程中の溝又はメサ形成において、深さ又は高さ及び幅を正確にかつ均一性、再現性良く制御し、エッチング表面にも損傷を与えない方法を提供することを目的としている。

〈発明の構成〉

上記目的を達成するため、本発明の半導体装置の製造方法は、乾式エッチングと、湿式エッチングと、エッチング液に対して反応速度が遅いエッチング停止層を用いたことを基本的な特徴としている。より詳しくは、半導体基板上に活性層となる第1層と、その第1層の両側に位置して第1層より禁制帯幅が大きく、屈折率が小さい互いに導電型の異なる基板側の第2層およびその逆側の層

-3-

厚が $0.1\text{ }\mu\text{m}$ から $0.35\text{ }\mu\text{m}$ の範囲にある第3層と、上記第3層上に位置して第3層と同一導電型で第1層より屈折率の小さく、禁制帯幅の大きい層厚が $0.1\text{ }\mu\text{m}$ 以下の第4層と、上記第4層上に位置して第3層と同一導電型で第1層より禁制帯幅が大きく屈折率が小さく、かつ第4層より適当なエッチング液に対するエッチング速度が極度に大きい第5層とを夫々含む各半導体層を平坦に成長させる工程と、その後、乾式のエッチング法を用いて上記第5層の途中までエッチングすることにより、少なくとも1本のストライプ状のメサまたは溝を形成する工程と、その後、上記第4層に対して反応速度が遅く、第5層に対して反応速度が速い適当な湿式のエッチング液で第4層表面が現れるまでエッチングする工程とを有することを特徴としている。

〈実施例〉

本発明の実施例の半導体装置の作製工程を第1図に示す。まず、n型(001)面GaAs基板(1)上に第2層であるn型 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ クラッド層

-4-

(2)を $1.0\text{ }\mu\text{m}$ 、第1層であるn又はp型 $\text{Al}_y\text{Ga}_{1-y}\text{As}$ 活性層(3)を $0.08\text{ }\mu\text{m}$ 、第3層であるp型 $\text{Al}_z\text{Ga}_{1-z}\text{As}$ クラッド層(4)を $0.2\text{ }\mu\text{m}$ 、第4層であるp型 $\text{Al}_w\text{Ga}_{1-w}\text{As}$ エッチング停止層(5)を $0.04\text{ }\mu\text{m}$ 、第5層であるp型 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 第2クラッド層(6)を $0.8\text{ }\mu\text{m}$ 、最後にp⁺型 GaAs コンタクト層(7)を $0.2\text{ }\mu\text{m}$ 連続的にエピタキシャル成長させる。この場合の成長方法としては液相エピタキシャル(LPE)法の他、分子線エピタキシャル(MBE)法、有機金属気相エピタキシャル(OM-VPE)法、ハロゲンを用いた気相エピタキシャル(VPE)法などの適用が考えられる。ただし、

$$y < z < x$$

なる関係を満足するようにした。本実施例素子での具体的な値は

$$x = 0.42$$

$$y = 0.14$$

$$z = 0.37$$

とした。これは工程途中で採用する湿式エッキン

エバ
合の
サの
エバエメ
こか
面に
ヒシミ置
ン
ン
て
な
崩
導
崩Y
ミ
ン
ン
の
法
企
ゲ
カ

さ

ノ

グ液が

フッ酸：フッ化アンモニウム液 = 1 : 5
 であり、このエッティング液では Al_xAs 混晶比が 0.4
 以上の層は比較的速くエッティングされるのに対し、
 0.4 以下の層はほとんどエッティングされないと
 いう特質を有するからである。(第1図(a))

次に、この成長ウェーハの表面に幅 2.5 μm のストライプ状の金-亜鉛電極(8)をフォトレジストを用いたリフドオフ法を利用して形成する。このストライプ電極(8)は結晶の<110>の方向に平行となっている。

統いて、このストライプ電極(8)の両側に幅 7 μm の平行な 2 本のストライプ状の穴を有するレジスト(20)をマスクを用いた露光で形成する。時間のレジスト幅は 5 μm である。このレジストをマスクとして RIBE を用いて、幅 7 μm の平行な 2 本のストライプ状の溝(30)をエッティングする。このとき、深さはウェーハ内面で 0.7 μm ± 0.1 μm となるような条件を採用した。すなわち、エッティング表面(溝底面)(31)は p 型 Al_x

- 7 -

Al_{0.2}Ga_{0.8}-xAs 第 2 クラッド層(6)の途中又は p 型 Al_{0.2}Ga_{0.8}-zAs エッティング停止層(5)の上面で止まっているわけである。ここで、RIBE を利用しているので、溝(30)とメサストライプ(21)の幅はそれぞれ 7 μm、5 μm とレジストで規定した通りの値になっている。(第1図(b))

次に、前述の湿式エッティング液

フッ酸：フッ化アンモニウム液 = 1 : 5
 にウェーハを約 60 秒没し、溝部(30)に露出している p 型 Al_{0.2}Ga_{0.8}-xAs 第 2 クラッド層(6)を 0.2 μm だけエッティングする。しかし溝の底面では一度 p 型 Al_{0.2}Ga_{0.8}-zAs エッティング停止層(5)が露出すると、それ以上エッティングは進行しなくなるため、ウェーハ全面で溝底面にはエッティング停止層(5)の表面があらわれている状態となる(第1図(c))。このとき RIBE 工程で受けたウェーハ損傷はエッティングされてしまい、かつ湿式エッティングでは新たな損傷は与えない。また湿式エッティング液でのエッティングは溝側面である特定の結晶面が露出しやすい傾向にあるが、この場

- 8 -

しきい値電流 I th = 3.5 mA ± 2 mA

微分量子効率 η d = 60 % ± 2 %

になっており、非常に均一性のよい素子特性が得られている。

本実施例以外に、以下のような素子の場合にも本発明は適用可能であり、同様の効果が期待できる。

- i) 実施例の導電型の全て逆転した素子
- ii) 材料の異なる素子
- iii) エッティング液や層の構成比の異なる素子
- iv) より多くの溝やメサを有する素子
- v) 乾式エッティング工程として RIBE 法以外の方法、例えばリアクティブ・イオン・エッティング(RIE)、アルゴンスパッタリングなどの方法を適用して作製した素子

などである。

〈発明の効果〉

本発明を適用することにより、半導体レーザ装置のメサや溝の高さや深さ、幅を設計通りにかつ再現性、均一性良く形成することができ、特性、

歩留り良い素子ウェハーを作製することができる。

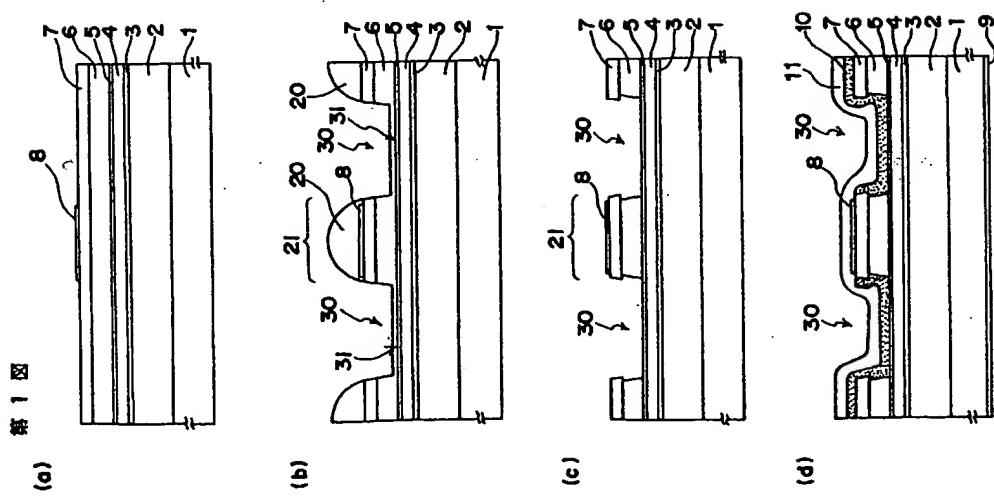
4. 図面の簡単な説明

第1図(a),(b),(c),(d)は本発明の一実施例の素子の作製工程を示す図、第2図(a)は湿式エッティングの従来例の断面図、第2図(b)は乾式エッティングの従来例の断面図、第2図(c)はエッチング停止層を持った湿式エッティングの従来例の断面図、第2図(d)は理想的なエッティングの例の断面図である。

1 … n型 GaAs基板、2 … n型 Al_xGa_{1-x}As
クラッド層、3 … Al_yGa_{1-y}As活性層、4 … p
型 Al_xGa_{1-x}Asクラッド層、5 … p型 Al_zGa_{1-z}Asエッティング停止層、6 … p型 Al_xGa_{1-x}As第2クラッド層、7 … p⁺型 GaAsコンタクト層。

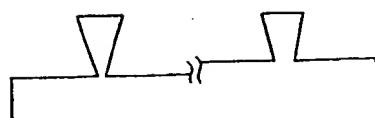
特許出願人 シャープ株式会社
代理人 弁理士 青山 茂 外2名

- 11 -

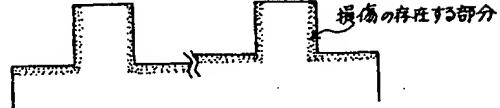


第2図

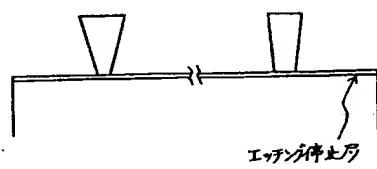
(a)



(b)



(c)



(d)

